

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-038929

(43)Date of publication of application : 07.02.1995

(51)Int.Cl.

H04Q 3/52  
H04Q 11/04

(21)Application number : 05-156488

(71)Applicant : NEC CORP

(22)Date of filing : 28.06.1993

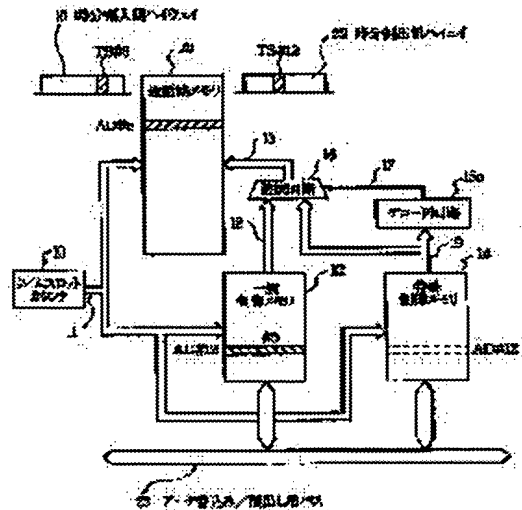
(72)Inventor : JUMONJI MASAO

## (54) TIME SWITCH DEVICE

## (57)Abstract:

**PURPOSE:** To prevent special path connection of a private line or the like from being interrupted due to mis-connection of a general path or the like and to execute restart of special path connection to interrupt all general paths only in a short time.

**CONSTITUTION:** A general control memory 12 and a special control memory 14 as control memories in the time switch device are provided and the special control memory 14 is used in the special path connection of a private line or the like. A special random time slot number 19 not used for, e.g. an initial value is written in the special control memory 14, a selection circuit 16 selects a general random time slot number 18 and a selected random time slot number 13 is outputted to a channel memory 12. When a valid special random time slot number 19 is written in the special control memory 14, a selection signal 17 to select the special random time slot number 19 is outputted from a decode circuit 15a to the selection circuit 16.



## LEGAL STATUS

[Date of request for examination] 29.06.1993

[Date of sending the examiner's decision of rejection] 23.07.1996

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-38929

(43) 公開日 平成7年(1995)2月7日

(51) Int.Cl.<sup>6</sup>

H 0 4 Q 3/52  
11/04

識別記号

1 0 1 A

庁内整理番号

9076-5K

F I

技術表示箇所

9076-5K

H 0 4 Q 11/ 04

審査請求 有 請求項の数 2 O L (全 7 頁)

(21) 出願番号 特願平5-156488

(22) 出願日 平成5年(1993)6月28日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 十文字 昌夫

東京都港区芝五丁目7番1号 日本電気株式会社内

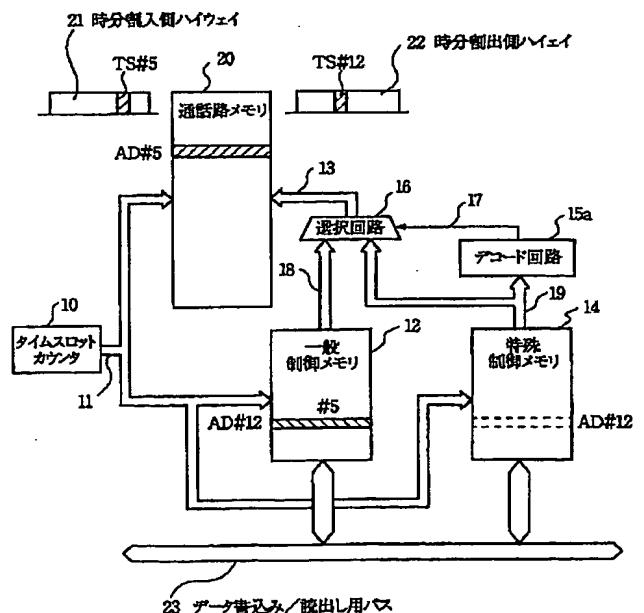
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 時間スイッチ装置

(57) 【要約】

【目的】 専用線等の特殊パス接続を一般パスの誤接続等により切断してしまうのを防ぎ、また一般のパスだけをすべて切断するような再開のときに、これを短時間でやる。

【構成】 時間スイッチ装置内の制御メモリとして一般制御メモリ12と特殊制御メモリ14とを設け、専用線等の特殊パス接続は特殊制御メモリ14を用いて行う。特殊制御メモリ14には、例えば初期値として使用されない特殊ランダムタイムスロット番号19を書きおき、この場合には一般ランダムタイムスロット番号18を選択回路16で選択し、選択されたランダムタイムスロット番号13を通路メモリ12に出力する。有効な特殊ランダムタイムスロット番号19が特殊制御メモリ14に書かれていたときには、特殊ランダムタイムスロット番号19を選択するような選択信号17をデコード回路15aから選択回路16に出力する。



## 【特許請求の範囲】

【請求項 1】 時分割入側ハイウェイの各タイムスロット内のデータを記憶する通話路メモリと、連続タイムスロット番号を出力して前記通話路メモリの書込み手順を制御するタイムスロットカウンタと、前記連続タイムスロット番号の指示に従い前記通話路メモリに書き込まれたデータを時分割出側ハイウェイの各タイムスロット上に読み出す手順を制御する制御メモリと、この制御メモリ内の任意アドレスにデータの書込みもしくは任意アドレスのデータの読出しを行う書込み／読出し用バスとを備えている時間スイッチ装置において、前記書込み／読出し用バスに接続され前記連続タイムスロット番号の指示に従い特殊読出し用アドレスデータを出力する特殊制御メモリと、前記制御メモリから出力される前記読出し用アドレスデータと前記特殊制御メモリから出力される前記特殊読出し用アドレスデータ的一方を選択する選択回路と、前記特殊読出し用アドレスデータに従い前記選択回路に選択信号を出力するデコード回路とを備えることを特徴とする時間スイッチ装置。

【請求項 2】 前記制御メモリと前記特殊制御メモリの双方の同一アドレスに有効なデータを保持しているとき、この有効なデータを検出して検出アドレスを保持する検出アドレス保持回路を備えることを特徴とする請求項 1 記載の時間スイッチ装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は交換機における時間スイッチ装置に関し、特に専用線等の特殊バスを接続する方式の改善を図った時間スイッチ装置に関する。

## 【0002】

【従来の技術】 図 3 は従来の時間スイッチ装置の一例のブロック図である。

【0003】 図 3 を参照すると、この時間スイッチ装置は、時分割入側ハイウェイの各タイムスロット内のデータを記憶する通話路メモリ 20 と、連続タイムスロット番号を出力して通話路メモリ 20 の書込み手順を制御するタイムスロットカウンタ 10 と、連続タイムスロット番号の指示に従い通話路メモリ 20 に書き込まれたデータを時分割出側ハイウェイの各タイムスロット上に読み出す手順を制御する制御メモリ 32 とだけで構成されている。

【0004】 制御メモリ 32 はデータ書込み／読出し用バス 23 と接続されており、データ書込み／読出し用バス 23 は制御メモリ 32 の任意アドレスにデータの書込みもしくは任意アドレスのデータの読出しを行う。

## 【0005】

【発明が解決しようとする課題】 この従来の時間スイッチ装置は、1 つの制御メモリだけを有しているので、保守者が誤ったコマンドを投入したときなどには上位ソフトウェアが誤った一般バスの接続情報を指示することに

なり、常時接続しておく必要のある専用線等に関する特殊バス情報を切断してしまうおそれがある。

【0006】 この特殊バス情報の誤切断を回避するには、例えば制御メモリに対し書込み動作を行うファームウェアが、上位ソフトウェアから指示される一般バスの接続情報を、これとは別の例えば汎用 RAM に格納している特殊バス情報と毎回比較するなどの手法が考えられるが、特殊バス情報の数が多い場合には、この比較処理に多くの時間を必要とし、本来のバス接続制御の処理能力に悪影響を及ぼすという問題が生じる。

【0007】 また、交換機の機能として、一般バスだけをすべて切断するような再開を行うときに、従来の時間スイッチ装置では、別に格納している上記特殊バス情報と逐次比較しながら制御メモリ内の情報を 1 つずつ切断するので、再開処理に長い時間を必要とするという問題点もあった。

## 【0008】

【課題を解決するための手段】 本発明によれば、時分割入側ハイウェイの各タイムスロット内のデータを記憶する通話路メモリと、連続タイムスロット番号を出力して前記通話路メモリの書込み手順を制御するタイムスロットカウンタと、前記連続タイムスロット番号の指示に従い前記通話路メモリに書き込まれたデータを時分割出側ハイウェイの各タイムスロット上に読み出す手順を制御する制御メモリと、この制御メモリ内の任意アドレスにデータの書込みもしくは任意アドレスのデータの読出しを行う書込み／読出し用バスとを備えている時間スイッチ装置において、前記書込み／読出し用バスに接続され前記連続タイムスロット番号の指示に従い特殊読出し用アドレスデータを出力する特殊制御メモリと、前記制御メモリから出力される前記読出し用アドレスデータと前記特殊制御メモリから出力される前記特殊読出し用アドレスデータ的一方を選択する選択回路と、前記特殊読出し用アドレスデータに従い前記選択回路に選択信号を出力するデコード回路とを備えることを特徴とする時間スイッチ装置が得られる。

【0009】 また、前記制御メモリと前記特殊制御メモリの双方の同一アドレスに有効なデータを保持しているとき、この有効なデータを検出して検出アドレスを保持する検出アドレス保持回路を備えることを特徴とする時間スイッチ装置が得られる。

## 【0010】

【実施例】 次に、本発明について図面を参照して説明する。図 1 は本発明の第 1 の実施例を示すブロック図である。

【0011】 本実施例の時間スイッチ装置は、図 2 に示した従来例の時間スイッチ装置に特殊制御メモリ 14 と、デコード回路 15 a と、選択回路 16 とを付加して構成されている。

【0012】 すなわち、本実施例の時間スイッチ装置

は、時分割入側ハイウェイの各タイムスロット内のデータを記憶する通話路メモリ20と、連続タイムスロット番号を出力して通話路メモリ20の書き込み手順を制御するタイムスロットカウンタ10と、連続タイムスロット番号の指示に従い通話路メモリ20に書き込まれたデータを時分割出側ハイウェイの各タイムスロット上に読み出す手順を制御する一般制御メモリ12（図2の制御メモリ32に相当）と、一般制御メモリ12内の任意アドレスにデータの書き込みもしくは任意アドレスのデータの読出しを行う書き込み／読出し用バス23と、書き込み／読出し用バス23に接続され連続タイムスロット番号の指示に従い特殊読出し用アドレスデータを出力する特殊制御メモリ14と、一般制御メモリ12から出力される読出し用アドレスデータと特殊制御メモリ14から出力される特殊読出し用アドレスデータの一方を選択する選択回路16と、特殊読出し用アドレスデータに従い選択回路16に選択信号を出力するデコード回路15aとを備えている。

【0013】続いて、本実施例の動作について説明する。

【0014】時分割入側ハイウェイ21の各タイムスロット（例えばTS#5）内のデータは、タイムスロットカウンタ10から出力される連続タイムスロット番号11の値により通話路メモリ20のアドレス例えばAD#5からの連続したアドレスに順次書き込まれる。

【0015】通話路メモリ20に書き込まれたデータは、一般制御メモリ12から出力される一般ランダムタイムスロット番号18または特殊制御メモリ14から出力される特殊ランダムタイムスロット番号19のいずれか一方が選択回路16により選択される。

【0016】この選択されたランダムタイムスロット番号13の示すアドレスに従って時分割出側ハイウェイ22の各タイムスロット（例えばTS#12）上に読み出される。

【0017】選択回路16の選択動作は特殊ランダムタイムスロット番号19をデコード回路15aでデコードした選択信号17により指示される。

【0018】また、一般制御メモリ12から出力される一般ランダムタイムスロット番号18および特殊制御メモリ14から出力される特殊ランダムタイムスロット番号19はタイムスロットカウンタ10から出力される連続タイムスロット番号11の示すアドレスのデータであり、任意アドレス（例えばAD#12）のデータはデータ書き込み／読出し用バス23を通して書き込み／読出しが可能である。

【0019】一般バスの接続は、上位ソフトウェアから指示された一般バス接続情報に基づき、ファームウェアが一般制御メモリ12内の指定されたアドレス（例えばAD#12）に指定されたデータを書き込むことにより行われる。

【0020】特殊制御メモリ14内の一般制御メモリ12と同一アドレスAD#12には、初期設定時およびパス切断時にはデコード回路15aから出力される選択信号17を無効とするデータを設定して保持させておくので、一般制御メモリ12から出力される一般ランダムタイムスロット番号18が選択回路16により選択される。

【0021】この選択されたランダムタイムスロット番号13として通話路メモリ20に入力される。

【0022】このようにして一般制御メモリ12内に保持しているバス接続情報に基づき専用線等以外の一般バス接続が行われる。

【0023】なお、選択信号17を無効とするデータは、使用していない特殊ランダムタイムスロット番号でもよいし、または特殊制御メモリ14内にデータ有効ビットを1ビット付加してもよい。

【0024】専用線等の特殊バスの接続は、データ書き込み／読出し用バス23を通して上位ソフトウェアから指示された特殊バス接続情報に基づき、ファームウェアが特殊制御メモリ14内の指定されたアドレスに指定されたデータを書き込むことにより行う。

【0025】特殊制御メモリ14内の指定されたアドレスから出力された特殊ランダムタイムスロット番号19はデコード回路15aにより有効と判断され、選択信号17を有効とする。

【0026】選択回路16は有効な選択信号17により特殊ランダムタイムスロット番号19を選択し、選択されたランダムタイムスロット番号13として通話路メモリ20に入力される。

【0027】本実施例では、このようにして特殊制御メモリ14内に保持しているバス接続情報に基づき専用線等の特殊バス接続が行われる。

【0028】上述したとおり、一般バスの接続情報は一般制御メモリ12に保持し、専用線等の特殊バスの接続情報は特殊制御メモリ14に保持しているため、例えば保守者がコマンドの誤入力やソフトウェアの異常等により専用線として接続しているタイムスロットと同一のタイムスロットに別の一般バスを接続しようとしても、その接続情報は一般制御メモリ12に書き込まれるため、選択回路16により無効となる。

【0029】次に、図2は本発明の第2の実施例を示すブロック図である。

【0030】図2において第1の実施例と同じ構成要素には図1と同じ符号を付してある。すなわち、本実施例は第1の実施例にデコーダ回路15bと、検出アドレス保持回路24とを付加して構成されている。

【0031】この構成を採ると、一般制御メモリ12と特殊制御メモリ14の双方の同一アドレスに有効なデータを保持しているときに、保持回路24がこのデータを検出し、この検出データのアドレスを保持するので、保

守者に対し誤った一般バス接続情報が指定されたことを容易に通知することができる。

【0032】図2を参照すると、デコード回路15bはデコード回路15aと同じ機能を有し、デコード回路15aは特殊ランダムタイムスロット番号18のデータ有効性をチェックし、このデータが有効なときには選択信号17を有効とする。また、デコード回路15bは一般ランダムタイムスロット番号18のデータ有効性をチェックし、有効なときには有効信号25を有効とする。

【0033】検出アドレス保持回路24は選択信号17と有効信号25とが共に有効だったときに、その時の連続タイムスロット番号11を保持する。

【0034】初期設定時およびバス切断時には、一般制御メモリ12および特殊制御メモリ14には有効信号25および選択信号17を無効とするデータをそれぞれ設定する。

【0035】したがって、例えば上位ソフトウェアが間違っ一般制御メモリ12と特殊制御メモリ14の双方の同一アドレス（例えばAD#12）に有効データを指示した場合には、有効信号25と選択信号17とが共に有効となるので、検出アドレス保持回路24でぶつかったアドレスを保持することができる。

【0036】このように一般制御メモリ12と特殊制御メモリ14の同一アドレスで有効データがぶつかった時には、ファームウェアがいずれかの制御メモリにデータを書き込んだ後に検出アドレス保持回路24のアドレスデータ（例えばAD#12）を読み出して保守者へ通知する。

【0037】なお、この保守者への通知は検出アドレス保持回路24から割込み信号等を用いて自律的に通知しても良い。

【0038】この通知により、保守者は誤った一般バス接続情報が指示されたことを容易に知ることができる。

【0039】さらに、交換機の機能として、一般バスだけをすべて切断するような再開を行う場合に、専用線等の特殊バス接続情報を意識することなく、一般制御メモリの保持データだけをすべて切断すればよい。

【0040】なお、上記第1および第2の実施例は連続書き込み／ランダム読出しの時間スイッチ装置の場合を示したが、本発明をランダム書き込み／連続読出しの時間スイッチ装置にも容易に適用することができる。

【0041】

【発明の効果】以上説明したように本発明は、従来の時間スイッチ装置に、連続タイムスロット番号の指示に従い特殊ランダムタイムスロット番号を出力する特殊制御

メモリを書込み／読出し用バスに接続するとともに、一般制御メモリから出力される一般ランダムタイムスロット番号と特殊制御メモリから出力される特殊ランダムタイムスロット番号の一方を選択する選択回路と、特殊ランダムタイムスロット番号に従い選択回路に選択信号を出力するデコード回路とを付加したので、常時接続しておく必要のある専用線等の誤切断をハードウェアで防ぐことができ、ファームウェアの処理を圧迫することがないという効果を有する。

【0042】また、交換機の機能として一般バスだけをすべて切断するような再開を行う場合に、この一般バスの切断を短時間で行うことができるという効果を有する。

【0043】さらに、一般制御メモリと特殊制御メモリの双方の同一アドレスに有効なデータを保持しているときに、検出アドレス保持回路がこのデータを検出し、この検出データのアドレスを保持するので、保守者に対し誤った一般バス接続情報が指定されたことを容易に通知することができるという効果を有する。

【図面の簡単な説明】

【図1】本発明の時間スイッチ装置の第1の実施例を示すブロック図である。

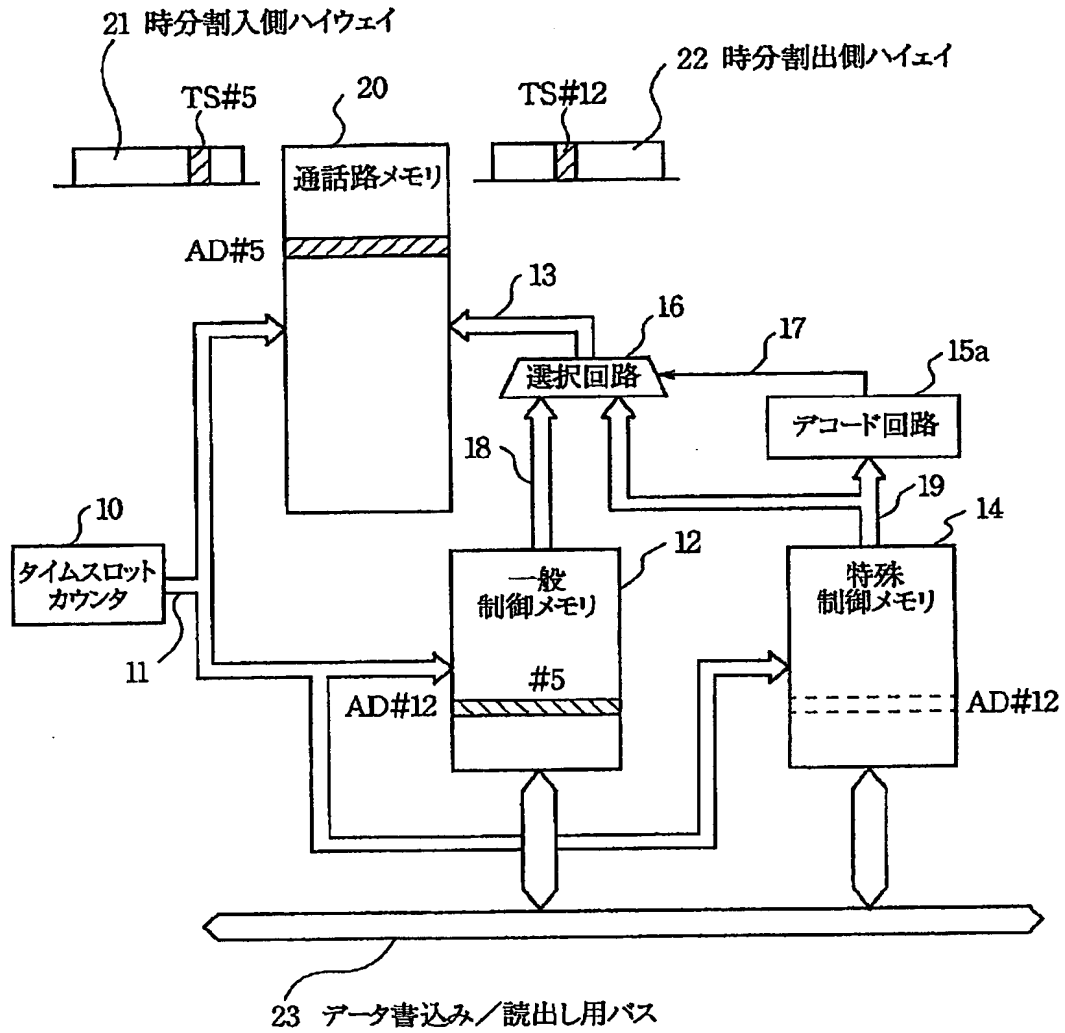
【図2】本発明の時間スイッチ装置の第2の実施例を示すブロック図である。

【図3】従来の時間スイッチ装置の一例のブロック図である。

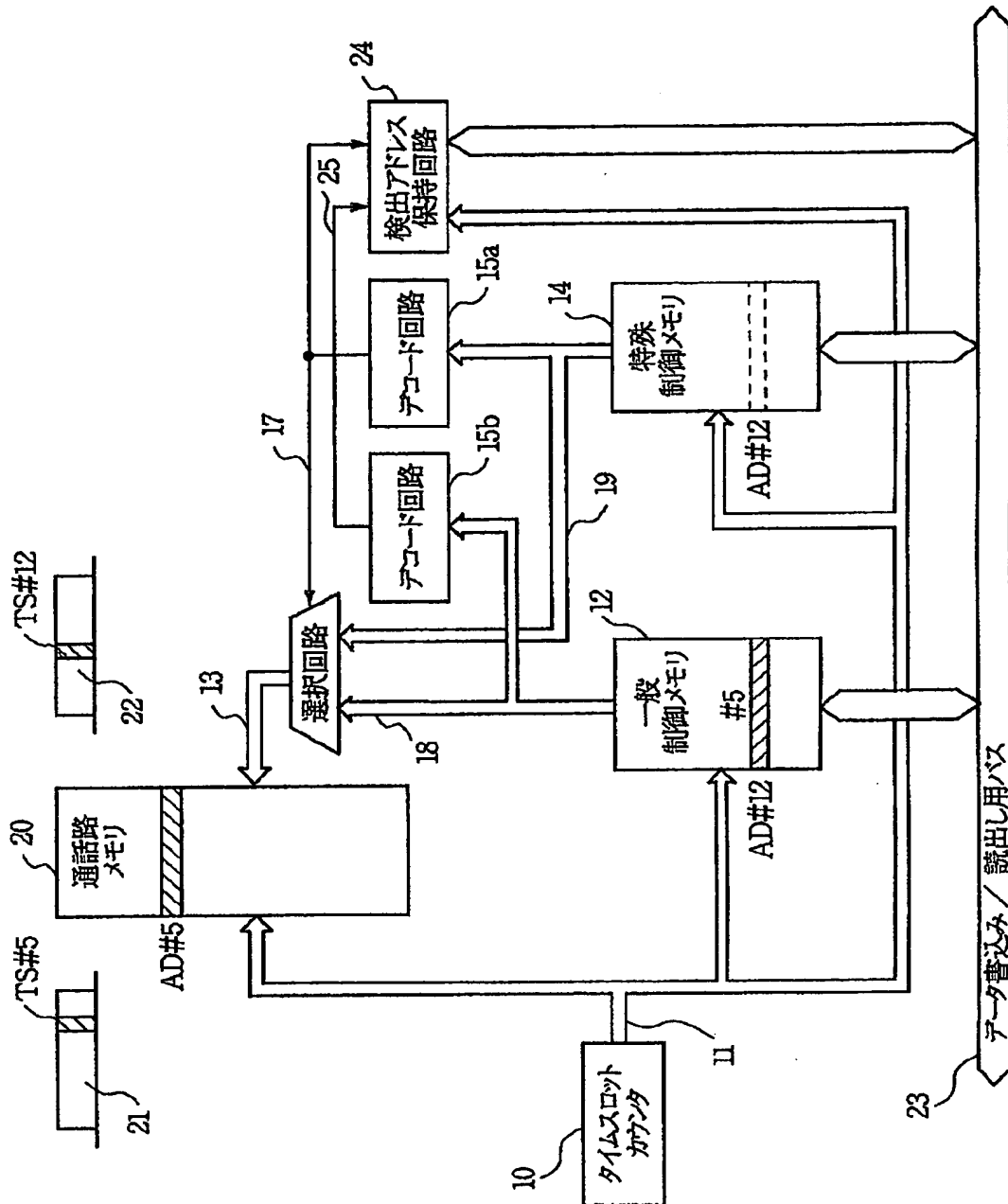
【符号の説明】

- 10 タイムスロットカウンタ
- 11 連続タイムスロット番号
- 12 一般制御メモリ
- 13 選択されたランダムタイムスロット番号
- 14 特殊制御メモリ
- 15 a, 15 b デコード回路
- 16 選択回路
- 17 選択信号
- 18 一般ランダムタイムスロット番号
- 19 特殊ランダムタイムスロット番号
- 20 通話路メモリ
- 21 時分割入側ハイウェイ
- 22 時分割出側ハイウェイ
- 23 データ書き込み／読出し用バス
- 24 検出アドレス保持回路
- 25 有効信号
- 32 制御メモリ

【図 1】



【図 2】



【図 3】

